

Base de Tiempo

Generador de 50Hz Sidéreos

IAR / UTN - FRA

Cátedra: Práctica Supervisada Realizador: Bayerca, Ezequiel Supervisor: Olalde, Juan Carlos

Fecha: 31/01/2007

Informe Interno 94

ÍNDICE

1. Introducción	pag. 2
2. Requerimientos	pag. 3
3. Sistema a reemplazar	
3.1. Estudio del generador de 50 Hz Sidéreos.	Pag. 4
3.2. Simulación del sistema	pag. 6
3.3. Cálculo de errores	pag. 8
4. Nuevo sistema	
4.1. Desarrollo del CPLD	pag. 10
4.3. Descripción del modelo funcional del CPLD	pag. 12
4.2. Circuito eléctrico del sistema completo	pag. 13
4.3. Circuito impreso	pag. 17
4.4. Lista de materiales	pag. 19
4.5. Implementación del sistema	pag. 20
4.6. Montaje	pag. 21
4.7. Medición	pag. 22
4.8. Herramientas de desarrollo	pag. 23
5. Conclusiones	pag. 24
6. Referencias	pag. 25
7. Agradecimientos	pag. 26

In	Instituto Argentino de Radioastronomía			
	UTN - FRA			
Cátedra Práctica Supervisada				
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		1/26	

1. Introducción

El objetivo del presente trabajo es de realizar el diseño, construcción e implementación de un módulo de generación de Base de Tiempo sidérea para el nuevo sistema de referencia de tiempo y frecuencia dentro del marco del Instituto Argentino de Radioastronomía (en adelante IAR).

Para ello se estudió previamente el sistema a reemplazar el cual usa, en su totalidad, componentes discretos, y luego se lo reemplazó, basándose en el mismo sistema, por un desarrollo a base de "software" con la programación de un CPLD (Complex Programmable Logic Device).

El módulo de Base de Tiempo Sidérea (en adelante BTS) se encarga de proveer las señales de referencia sidérea para el sistema de relojes y los sistemas de apuntamiento de los radiotelescopios.

Este sistema utiliza como referencia un Oscilador de 1 MHz para generar a la salida una señal de frecuencia 50.136895 Hz universales, esto es equivalente a 50Hz Sidéreos que es la unidad utilizada por la astronomía para sus estudios, es decir, lo que se conoce como 1 segundo universal equivale a 1.00273791 segundos sidéreos.

La complejidad de este sistema se halla en que los 50 Hz Sidéreos no pueden ser generados en base a una división entera de la frecuencia de referencia.

Instituto Argentino de Radioastronomía				
	UTN - FRA			
Cátedra		Práctica Supervisada		
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		2/26	

2. Requerimientos

Se requiere de este sistema que con una señal patrón de entrada genere dos señales distintas.

La señal patrón es de 1MHz universal y las señales de salida deben ser, una de frecuencia igual a 50Hz Sidéreos y otra de período igual a 240msg Sidéreos, o lo que es equivalente a 50.13689055Hz y 239.344719mSg universales.

	Instituto Argentino de Radioastronomía			
	UTN - FRA			
Cátedra Práctica Supervisada				
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		3/26	

3. Sistema a reemplazar

3.1. Estudio del generador de 50 Hz Sidéreos.

La tarea principal de este sistema se basa en la utilización de un oscilador de referencia de 1 MHz para generar una frecuencia de 50.136895 Hz, y como puede verse no alcanza con realizar una simple división de frecuencia.

La siguiente figura nos muestra en forma esquemática, como estaba implementado el generador de 50Hz Sidéreos

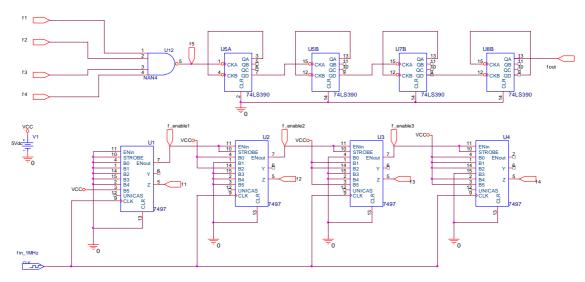


Figura 1 – Circuito esquemático de la base de tiempo a reemplazar

La señal de 1 MHz, es distribuida a cada uno de los clk's de los contadores sincrónicos SN7497. Estos contadores tienen la particularidad de generar tantos pulsos de salida como hayamos pre-seteado cada 64 pulsos de entrada, es decir, este contador contiene 64 estados, de los cuales, utiliza 63 para la distribución de la cantidad de pulsos pre-seteados y el estado nº 64 lo utiliza como "enable" para otro contador conectado en cascada; la relación de la frecuencia de la señal se salida con respecto a la de entrada esta dada por $f_{out} = \frac{(M \cdot f_{in})}{64}$ donde M es el numero de pulsos de salida. Por esta la de la frequencia de "enable" esta dada por $f_{out} = \frac{f_{in}}{64}$ y pere los contadores de

otro lado la frecuencia de "enable" esta dada por $f_{enable} = \frac{f_{in}}{64}$, y para los contadores de la cascada la frecuencia de entrada ya no va a estar dada por f_{in} sino por su habilitación f_{enable} .

Entonces:

$$f_1 = \frac{(32 \cdot 1MHz)}{64} = 500KHz$$
$$f_{enable1} = \frac{1MHz}{64} = 15625Hz$$

Instituto Argentino de Radioastronomía				
	UTN - FRA			
Cátedra		Práctica Supervisada		
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		4/26	

$$f_2 = \frac{\left(5 \cdot 15625Hz\right)}{64} = 1220.703125Hz$$

$$f_{enable2} = \frac{15625Hz}{64} = 244.140625Hz$$

$$f_3 = \frac{\left(38 \cdot 244.140625Hz\right)}{64} = 144.958496Hz$$

$$f_{enable3} = \frac{244.140625Hz}{64} = 3.814697Hz$$

$$f_4 = \frac{\left(55 \cdot 3.814697Hz\right)}{64} = 3.278255Hz$$

Ya que la salida de estos contadores es negada, es decir normalmente mantiene un "uno lógico" y genera los pulsos con un "0 lógico", la compuerta "nand" pone a la salida un "uno lógico" cada vez que alguna de sus entradas genera un pulso, esto significa que suma pulsos en función del tiempo. De esta forma y teniendo en cuenta que los pulsos de los distintos contadores no se superponen en tiempo (por su forma de trabajo) se llega a la conclusión que, genera una frecuencia de salida producto de la suma de las frecuencias en su entrada, por lo tanto

$$f_5 = f_1 + f_2 + f_3 + f_4$$

$$f_5 = 500KHz + 1220,70Hz + 144.96Hz + 3.28Hz$$

$$f_5 = 501368.94Hz$$

Como se ve en las fórmulas anteriores, este sistema se basa en la aproximación a un múltiplo de la frecuencia deseada; por cada contador que se agrega en cascada mejor es la aproximación.

Por último, se divide la señal f_5 a través de cuatro 74LS390 que dividen por 10, logrando obtener

$$f_{out} = \frac{f_5}{10^4}$$
$$f_{out} = 50.136894Hz$$

Instituto Argentino de Radioastronomía				
	UTN - FRA			
Cátedra Práctica Supervisada				
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		5/26	

3.2. Simulación del sistema

Las simulaciones se realizaron sobre el circuito eléctrico de la figura 1.

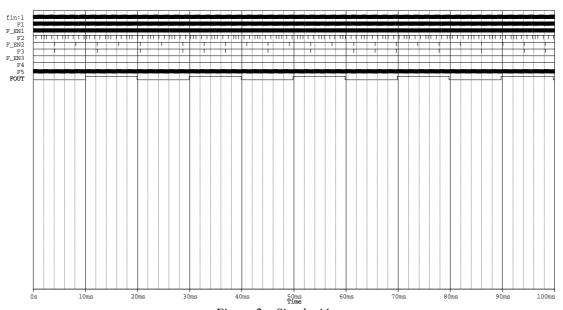


Figura 2 – Simulación

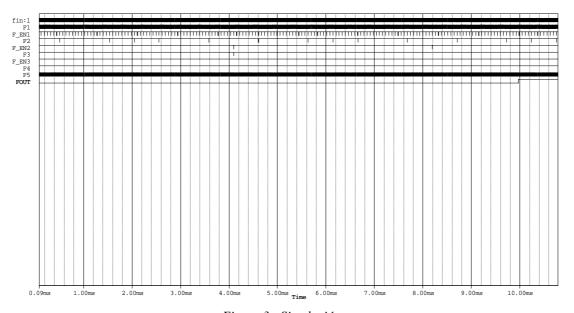


Figura 3 - Simulación

Instituto Argentino de Radioastronomía				
U	UTN - FRA			
Cátedra Práctica Supervisada				
Realizador	Bayerca, Ezequiel			
Supervisor	Olalde, Juan Carlos			
15/02/20	008 6/26			

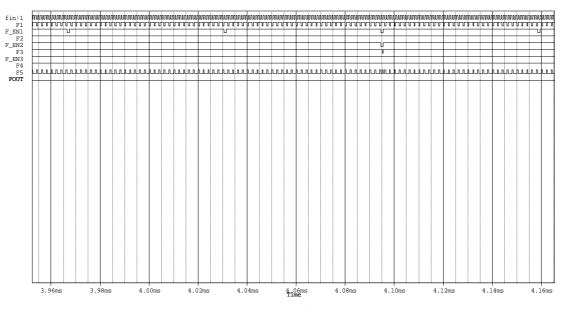


Figura 4 – Simulación

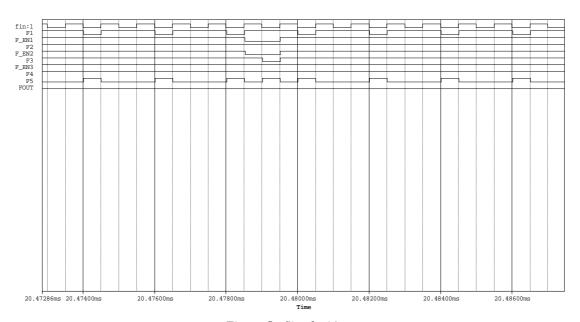


Figura 5 - Simulación

Todas las figuras pertenecen a la misma simulación, solo difieren en la escala temporal para poder apreciar todas las señales. La señal fin pertenece a la señal de referencia de 1MHz y fout a la señal de 50Hz sidéreos

Instituto Argentino de Radioastronomía				
	UTN - FRA			
Cátedra		Práctica Supervisada		
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		7/26	

3.3 Calculo de errores

En este sistema podemos discriminar dos tipos de errores, uno instantáneo y otro permanente.

El error permanente se debe a que el sistema esta preparado para generar una señal de frecuencia 50.136894Hz cuando en realidad se requiere una señal de frecuencia 50.136895Hz.

$$f_{teórica} = 50.136895Hz$$

 $f_{aprox} = 50.136894Hz$

Esto equivale a decir, en unidad de tiempo

$$T_{t} = \frac{1}{f_{te\acute{o}rica}} = 19.94539191 \times 10^{-3} \text{sg}$$

$$T_{a} = \frac{1}{f_{aprox}} = 19.9453915 \ 13 \times 10^{-3} \text{sg}$$

Y el error relativo porcentual será

$$\varepsilon\% = \frac{\Delta T}{T_t} = \frac{T_t - T_a}{T_t} \times 100 = 1.9945 \times 10^{-6}\%$$

Si calculamos el error que se comete en un año

$$\frac{\Delta T}{a\tilde{n}o} = 31.536 \times 10^6 \frac{\text{sg}}{\text{a\tilde{n}o}} \times \varepsilon$$

$$\frac{\Delta T}{a\tilde{n}o} = 629 \frac{\text{msg}}{\text{a\tilde{n}o}}$$

Por otro lado, el error instantáneo se debe a que la frecuencia de salida no es generada uniformemente, podemos interpretarla como una señal a la que se le va corrigiendo la frecuencia agregándole pulsos cada ciertos períodos. Por ejemplo si una señal aporta 2.5 pulsos promedio por cada ciclo, esta podría distribuirse en 2 pulsos en un ciclo y 3 pulsos en el siguiente,

$$\frac{2p+3p}{2ciclos} = 2.5 \frac{p}{ciclo}$$

Lo cual daría un máximo error de 0.5 pulsos en un ciclo pero se compensaría en el siguiente.

	Instituto Argentino de Radioastronomía			
	UTN - FRA			
Cátedra		Práctica Supervisada		
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		8/26	

Volviendo a nuestro caso tenemos que los contadores generan la cantidad de pulsos que le pre-seteamos cada 64 pulsos de entrada,

1° contador: 32 p cada 64p de 1MHz o cada 64usg 2° contador: 5 p cada 64² p de 1MHz o cada 4.096msg 3° contador: 38 p cada 64³ p de 1MHz o cada 262.144msg 4° contador: 55 p cada 64⁴ p de 1MHz o cada 16.777sg

Esto significa que cuando se cumplen los 64 pulsos de entrada recién podemos asegurar que se generó la cantidad de pulsos deseada. Para encontrar un error máximo podemos suponer que si no pasó este período en la entrada el contador no generó ningún pulso.

En 19.945391513msg que dura un ciclo de la señal de salida caben

311 períodos completos de 64usg o 9952 pulsos del 1º contador

4 períodos completos de 4.096msg o 20 pulsos del 2º contador

Del tercer y cuarto contador no cabe ningún período completo en un solo ciclo de la señal de salida.

Al final de este único ciclo ingresaron 9972 pulsos lo que generó

$$\frac{9972 \, pulsos}{19.945391513 \times 10^{-3} \text{sg}} = 499965.12 Hz$$
Esta valor transferido a la salida dividi

Este valor transferido a la salida, dividido por 10000, nos da

$$f_{ins \tan \tan ea} = 49.996512Hz$$

Pasando esta expresión en función del tiempo

$$T_{instantanea} = 20.001395msg$$

Por último si calculamos el error de éste con respecto al teórico

$$\Delta T = T_i - T_t = 56 \mu sg$$

Se debe tener en cuenta que este error no es acumulativo al pasar el tiempo ya que se va auto corrigiendo, la condición de máximo error instantáneo se da tomando un solo ciclo; si para una medida se toman "X" ciclos el error absoluto sigue siendo el mismo.

Instituto Argentino de Radioastronomía				
	UTN - FRA			
Cátedra Práctica Supervisada				
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		9/26	

4. Nuevo sistema

4.1. Desarrollo del CPLD

Para el desarrollo del sistema se utilizó un CPLD XC9500 de Xilinx.

En el sistema desarrollado se pedía, con una señal de referencia de 1MHz, generar una señal de frecuencia 50Hz sidéreos, y otra señal de período 240ms sidéreos presentes en cuatro puertos cada una.

El componente creado es el siguiente

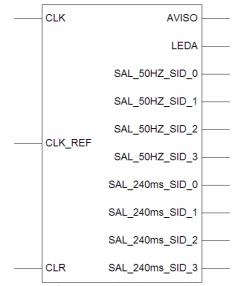


Figura 6(a) – Modelo discreto del CPLD

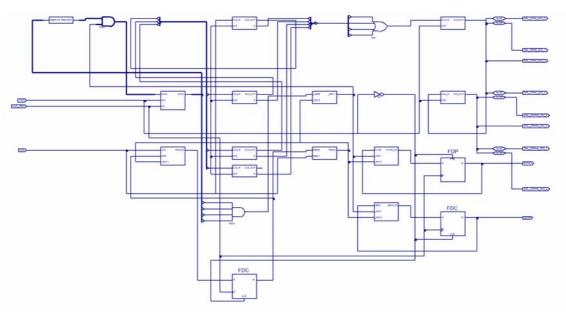
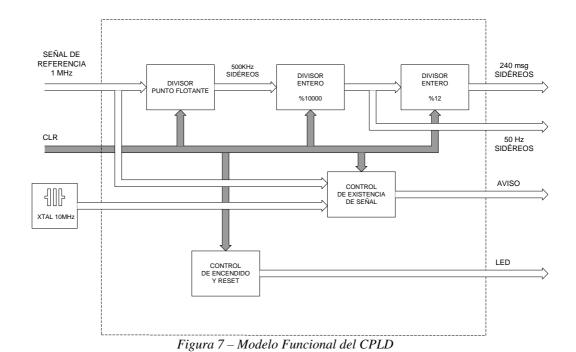


Figura 6(b) – Topología interna del CPLD

	Instituto Argentino de Radioastronomía			
	UTN - FRA			
Cátedra Práctica Supervisada				
Realizador		Bayerca, Ezequiel		
Supervisor Olalde, Juan Carlos				
	15/02/2008		10/26	

Y su modelo funcional se muestra en la siguiente figura



Instituto Argentino de Radioastronomía

UTN - FRA

Cátedra Práctica Supervisada

Realizador Bayerca, Ezequiel

Supervisor Olalde, Juan Carlos

15/02/2008 11/26

4.2 Descripción del modelo funcional del CPLD

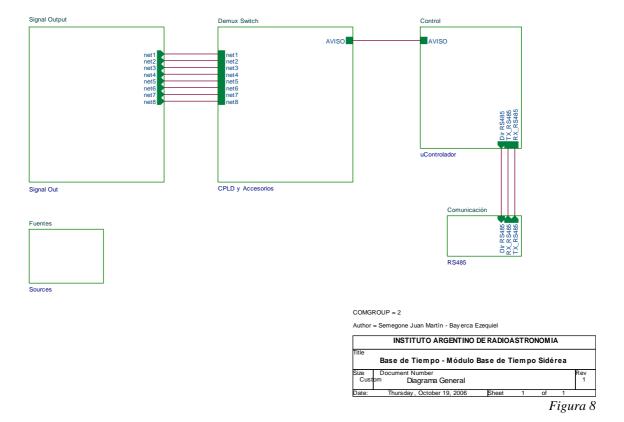
La señal de referencia ingresa a un divisor por punto flotante, el cual convierte la señal de 1MHz a 500KHz sidéreos con el método descrito anteriormente. Para ello se programaron componentes que funcionan de la misma forma que los 7497 y luego se sumaron las frecuencias de las distintas señales mediante la compuerta NAND. Por último se divide esta señal por divisores enteros para lograr las señales de 50Hz y 240msg sidéreos.

Otro de los bloques, "control de existencia de señal", como su nombre lo indica, se encarga de verificar la presencia de la señal de referencia, contrastándola contra un oscilador a cristal de 15MHz, en caso de ausencia de la misma, el sistema lo comunica mediante la señal AVISO y un led testigo.

	Instituto Argentino de Radioastronomía			
	UTN - FRA			
Cátedra Práctica Supervisada				
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		12/26	

4.2. Circuito eléctrico del sistema completo

El sistema completo cuenta con 5 módulos como se muestra en la figura 8. Se puede ver en ella que la base de tiempo esta acoplada a un módulo de control y un puerto de comunicación que no están desarrollados pero ya están pensados funcionalmente e implementados en el mismo circuito impreso.



Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador		Bayerca, Ezequiel	
Supervisor		Olalde, Juan Carlos	
	15/02/2008		13/26

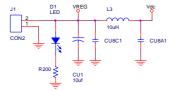
INSTITUTO ARGENTINO DE RADIOASTRONOMIA

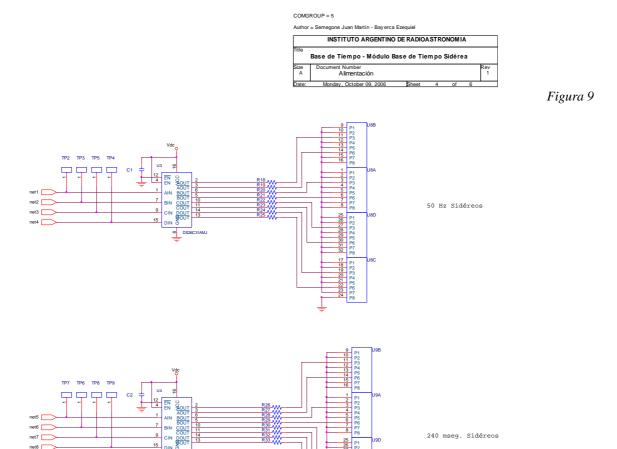
Base de Tiempo - Módulo Base de Tiempo Sidérea

Document Number
Line Driver

Figura 10

A continuación se muestran les circuitos eléctricos que corresponden a cada módulo





Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador	Bayerca, Ezequiel		
Supervisor	Olalde, Juan Carlos		
15/02/2008 14/26			

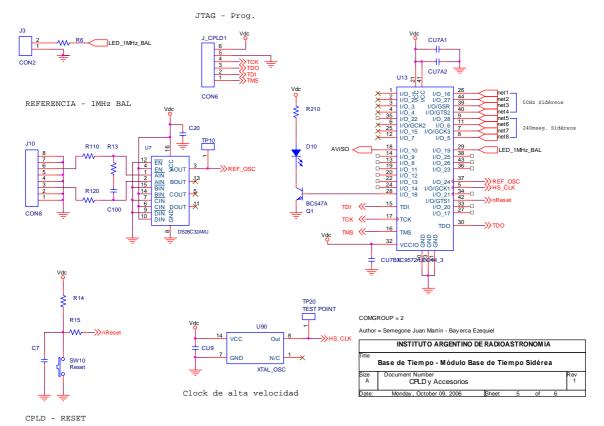
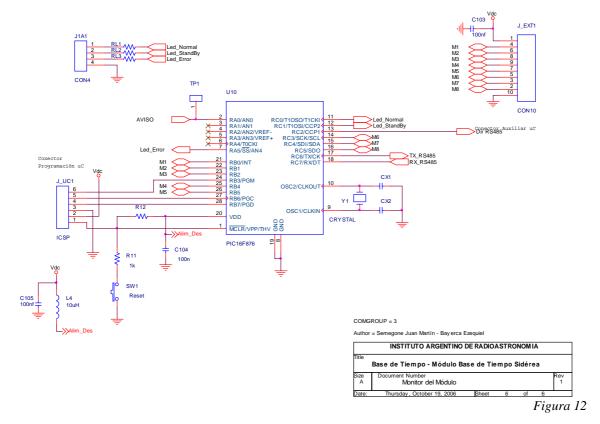


Figura 11



Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador		Bayerca, Ezequiel	
Supervisor Olalde, Juan Carlos			
	15/02/2008		15/26

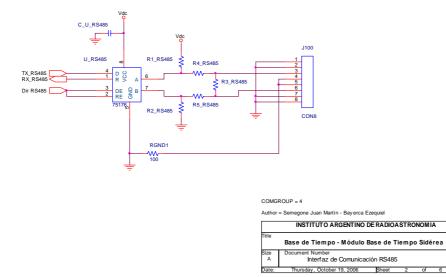


Figura 13

Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador		Bayerca, Ezequiel	
Supervisor		Olalde, Juan Carlos	
	15/02/2008		16/26

4.3. Circuito impreso



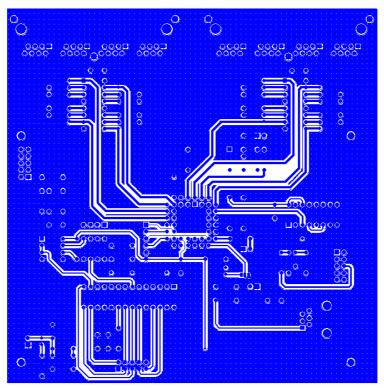


Figura 14 – Circ. Imp.Vista Superior BOTTOM

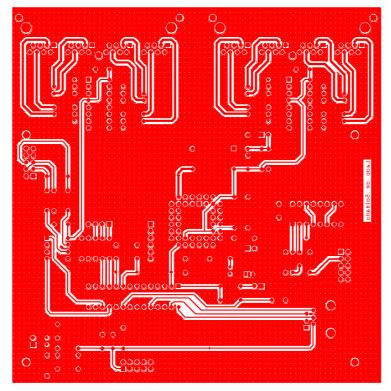


Figura 15 – Circ. Imp.Vista Inferior

Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador		Bayerca, Ezequiel	
Supervisor		Olalde, Juan Carlos	
15/02/2008 17/			17/26

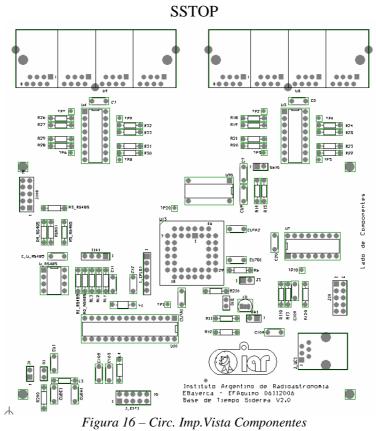


Figura 16 – Circ. Imp.Vista Componentes

Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador	Bayerca, Ezequiel		
Supervisor	Olalde, Juan Carlos		
15/02/20	18/26		

4.4. Lista de materiales

Base de Tiempo - Módulo Base de Tiempo Sidérea Revised: Thursday, October 19, 2006

Diagrama General Revision: 1

INSTITUTO ARGENTINO DE RADIOASTRONOMIA

Bill O	f Materials	December 15,2006 14:21:06	Page1
Item	Quantity	Reference	Part
1	1	CU1	10uf
2	13	C1,C2,C7,CU9,C20,CU7B1, CU7A1,CU7A2,CU8C1,CU8A1, C103,C105,C_U_RS485	100nf
3	2	CX1,CX2	22pf
4	1	C100	1n
5	1	C104	100n
6	2	D1,D10	LED
7	1	J_CPLD1	CON6
8	1	J_EXT1	CON10
9	1	J_UC1	ICSP
10	2	J1,J3	CON2
11	1	J1A1	CON4
12	2	J10,J100	CON8
13	2	L3,L4	10uH
14	1	Q1	BC547A
15	1	RGND1	100
16	4	RL1,RL2,RL3,R6	1k5
17	7	R11,R13,R110,R120,R210, R4_RS485,R5_RS485	1k
18	1	R12	10k
19	2	R14,R15	4.7k
20	16	R18,R19,R20,R21,R22,R23, R24,R25,R26,R27,R28,R29, R30,R31,R32,R33	10
21	2	R1_RS485,R2_RS485	470
22	1	R3_RS485	120
23	1	R200	2k2
24	2	SW1,SW10	PULSADOR
26	1	U_RS485	75176
27	2	U3,U4	DS26C31AMJ
28	1	U7	DS26C32AMJ
29	2	U8,U9	Connector_RJ45
30	1	U10	PIC16F876
31	1	U13	XC9572/LCC44_3
32	1	U90	XTAL_50MHz
33	1	Y1	XTAL

Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador		Bayerca, Ezequiel	
Supervisor		Olalde, Juan Carlos	
	15/02/2008		19/26

4.5. Implementación del Sistema

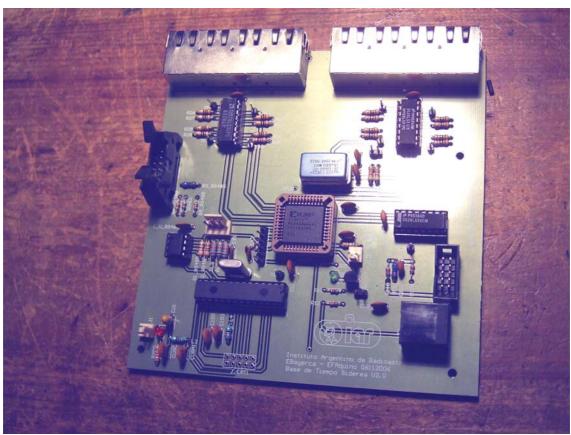


Figura 17 – Circ. Imp. Armado

Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador		Bayerca, Ezequiel	
Supervisor Olalde, Juan Carlos			
	15/02/2008		20/26

4.6. Montaje

El módulo correspondiente a la base de tiempo sidérea va en un compartimiento de un rack industrial donde se encuentran todas las partes que conforman a la base de tiempo en su totalidad. A continuación se muestra el rack

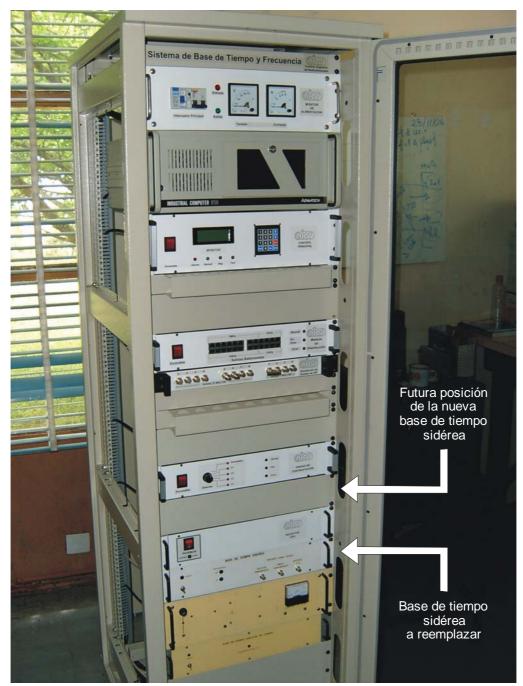
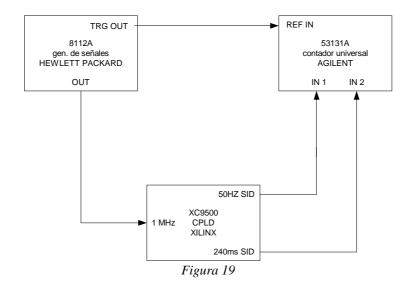


Figura 18 – Rack de la base de tiempo

Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador		Bayerca, Ezequiel	
Supervisor		Olalde, Juan Carlos	
	15/02/2008	21/20	

4.7. Medición

Para medir las variables del sistema se utilizó un generador de señales 8112A de HEWLETT PACKARD y un contador universal 53131A de AGILENT. El siguiente diagrama muestra el conexionado



Por la incertidumbre en los valores mostrados por el 53131A se tomaron solo dos decimales.

Los resultados fueron los siguientes

Señal 1 50.13Hz universales Señal 2 239.34mSg universales

La Señal 1 fue medida en los puntos de prueba TP 2, 3, 4 y 5; la Señal 2 fue medida en los puntos de prueba TP 6, 7, 8 y 9. En el punto de prueba TP 10 puede medirse la señal de entrada de 1MHz.



Figura 20 (a) – Medición del sistema

Figura 20 (b) – Medición del sistema

Instituto Argentino de Radioastronomía			
UTN - FRA			
Cátedra Práctica Supervisada			
Realizador	Bayerca, Ezequiel		
Supervisor	Olalde, Juan Carlos		
15/02/2008 22/26			

4.8. Herramientas de desarrollo

Se han utilizado para el desarrollo de este trabajo los siguientes softwares

Orcad – Capture: para generar los circuitos eléctricos Orcad – Layout: para diseñar el circuito impreso

Orcad – Pspice: para simular el circuito Xilinx – ISE: para programar el CPLD

Microsoft – Vissio: para generar diagramas de fuljo

Instituto Argentino de Radioastronomía				
	UTN - FRA			
Cátedra		Práctica Supervisada		
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		23/26	

5. Conclusiones

Como conclusión se muestran a continuación una comparación de los valores requeridos, esperados y medidos.

	Tiempo Sidéreo	Tiempo Universal	
Requerimientos	-	-	
Señal 1	50Hz	50.13689055Hz	
Señal 2	240mSg	239.344719mSg	
Valores calculados para este	sist.		
Señal 1	50.00000344Hz	50.136894Hz	
Señal 2	239.999983mSg	239.344702mSg	
Valores medidos:			
Señal 1		50.13Hz	
Señal 2		239.34mSg	

Podemos decir que el sistema implementando un CPLD a respondido bien a las necesidades y a los valores esperados, permitiendo crear un sistema muy completo y apto fácilmente a modificaciones por deberse a un desarrollo de *software*. Otra de las mejoras es la gran disminución de volumen con respecto al sistema a reemplazar.

Instituto Argentino de Radioastronomía				
UTN - FRA				
Cátedra		Práctica Supervisada		
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008	24/26		

- 6. Bibliografía
- [1] "EXPLANATORY SUPPLEMENT TO THE ASTRONOMICAL ALMANAC". P. KENNETH SIDELMANN
- [2] "DESIGN KIT PROGRAMABLE LOGIC GUIDE". XILINX
- [3] "DISEÑO DE SISTEMAS DIGITALES CON VHDL". SERAFIN ALFONSO PEREZ, ENRIQUE SOTO, SANTIAGO FERNANDEZ

Instituto Argentino de Radioastronomía				
UTN - FRA				
Cátedra		Práctica Supervisada		
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		25/26	

7. Agradecimientos

Gracias a todos los que de una forma u otra colaboraron para que se pueda llevar a cabo este trabajo

Semegone, Martin Ramos, Leonel Aquino, Facundo Sanz, Juan

Instituto Argentino de Radioastronomía				
UTN - FRA				
Cátedra		Práctica Supervisada		
Realizador		Bayerca, Ezequiel		
Supervisor		Olalde, Juan Carlos		
	15/02/2008		26/26	